

一款高效率、高保真的 D 类音频放大器设计

孙煜晴^{1,2}, 武传欣², 金 杰²

(1 空军大连通信士官学校, 辽宁 大连 116600; 2 西安电子科技大学 机电工程学院, 陕西 西安 710071)

摘 要: 设计了一款高效率、高保真的片上集成 D 类音频放大器。基于具有噪声整形特性的连续时间 Σ - Δ 调制 (CT-SDM) 技术, 并且通过恰当的环路设计, 实现环路自振荡, 而无需额外的振荡器, 简化了电路, 节省了芯片面积。核心电路采用低噪声、大带宽的 OTA 以减小输出噪声。该音频放大器在 $0.6\mu\text{mBCD}$ 工艺下实现, 裸片面积仅为 $1.67 \times 2.5\text{mm}^2$ 。在 4Ω 负载条件下测试, 输出功率 120W 时效率高达 96% ; 1kHz 输入信号, 60W 输出功率时, $\text{THD} + \text{N}$ 低至 0.005% 。

关键词: D 类; 音频放大器; 连续时间 Σ - Δ 调制; 自振荡

中图分类号: TN40

文献标识码: A

文章编号: 1000-7180(2010)03-0154-04

Design of Class D Audio Amplifier with High Efficiency and High Fidelity

SHUN Yu-qing¹, WU Chuan-xin², JIN Jie²

(1 Air force Dalian Communication Sergeant School, Dalian 116600, China;

2 School of Mechano-electronic Engineering, Xidian University, Xi'an 710071, China)

Abstract: A one-chip integrated circuit of class D audio amplifier with high efficiency and high fidelity is presented in this paper. The continuous-time sigma-delta modulation (CT-SDM) technique with noise-shaping effect is utilized in this design. A self-oscillating modulator which occupies smaller chip area is obtained based on CT-SDM. A low noise wide bandwidth OTA is also designed to decrease output noise. The amplifier is implemented in a $0.6\mu\text{mBCD}$ process and occupies $1.67 \times 2.5\text{mm}^2$. With 4Ω load, the efficiency can reach 96% @ 120W output power, while the $\text{THD} + \text{N}$ is 0.005% @ 60W output power with 1kHz input signal.

Key words: class D; audio amplifier; CT-SDM; self-oscillating

1 引言

近些年来, 高效率的功率放大器越来越受到关注, 尤其是 D 类功放, 其效率理论值可达 100% ^[1]。图 1 给出 D 类功放的基本工作方式: 输入模拟音频信号被调制成高低变换的开关信号, 这也是 D 类功放被称为“数字放大器”的原因^[2]。通常情况下, 输入信号的瞬时值被“编码”为方波脉冲的宽度, 最终由调制产生的一系列占空比不同的方波信号驱动负载, 因为原始信号可以通过低通滤波器还原得到。然而这种方法存在很多非理想特性, 无法提供可接受的音质, 所以尽管其效率较高, 但还不能完全取代模

拟功放, 也只能应用在音质要求较低的地方。要得到较好的音质, 就需要采用新的技术。

Σ - Δ 调制技术由于其噪声整形特性而在 ADC 设计中得到较广泛的应用^[3]。近年来, 越来越多的 Σ - Δ 调制器利用模拟电路设计环路滤波器, 即连续时间 Σ - Δ 调制 (CT-SDM), 可以在给定过采样比率 (OSR) 条件下, 显著增大转换带宽^[4]。文中正是将 CT-SDM 技术应用于高效率、高保真的 D 类音频放大器设计中。首先对基于 CT-SDM 技术的 D 类音频放大器的各组成模块及整体电路架构进行系统分析, 得到系统传输特性, 在此基础上, 引入环路自振荡技术。最后结合 CT-SDM 技术和自振荡技术,

设计了一款高效率、高保真的D类音频放大器。

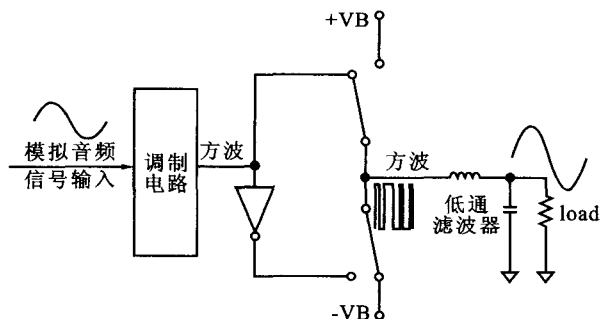


图1 D类放大器框图

2 系统设计

图2给出基于CT-SDM技术的D类音频放大器的系统框图。该系统主要由二阶积分器、PWM级和反馈网络组成。PWM级的输出 V_{PWM} 为方波信号,该方波信号经反馈网络到输入端和模拟输入信号叠加得到 V_{err} ,叠加后的信号可看作被高频方波调制的正弦信号。 V_{err} 经积分器积分后送入比较器与基准电压比较,然后得到一系列宽度调制的脉冲信号——PWM信号。功率管 MH、ML 向负载提供足够的驱动能力,低通滤波器用于还原出原始输入信号。

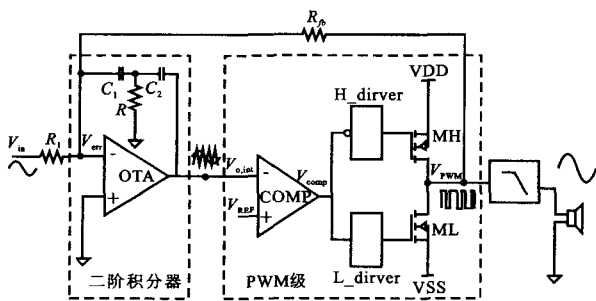


图2 基于CT-SDM技术的D类放大器系统框图

为得到系统传输特性,下面先依次推导各个模块的传输函数。由输出 V_{PWM} 到 V_{err} 的反馈网络由电阻 R_1 和 R_b 组成,反馈系数 H_1 为:

$$H_1 = \frac{R_1}{R_1 + R_b} \quad (1)$$

同理,由输入 V_{in} 到 V_{err} 的传输函数 G_1 表示为:

$$G_1 = \frac{R_b}{R_1 + R_b} \quad (2)$$

则反馈信号与输入信号叠加后的信号 V_{err} 为:

$$\begin{aligned} V_{\text{err}} &= V_{in} G_1 - V_{\text{PWM}} H_1 \\ &= \frac{R_b}{R_1 + R_b} V_{in} - \frac{R_1}{R_1 + R_b} V_{\text{pwm}} \end{aligned} \quad (3)$$

如图2所示,系统采用了一种连续时间的二阶积分器^[5],主要由OTA、电阻 R 以及电容 C_1 、 C_2 组成,这也是其称为连续时间 Σ - Δ 调制的原因。出于噪声的考虑,此处未使用离散时间积分器。因为对于开关电容积分器来说,噪声主要由采样时输入电容的热噪声 kT/C 决定,所以为了减小离散时间环路中的采样噪声,就要增大输入电容,通常要达到几百皮法的量级。这么大的输入电容势必会带来较大的非线性失真,而连续时间积分器不需要采样,也就不会产生上述的误差。

为计算该二阶积分器的增益,可以利用最常用的OTA模型——直流增益为 A_{dc} ,截止频率为 f_{3db} 的低通滤波器,那么

$$A_v(s) = \frac{A_{dc}}{1 + \frac{s}{2\pi f_{3db}}} \quad (4)$$

假设 $C_1 = C_2 = C$,那么积分器的增益 G_{int} 可以表示为:

$$\begin{aligned} G_{\text{int}} &= \frac{V_{o,int}}{V_{\text{err}}} = \frac{A_{dc}}{1 + \frac{s}{2\pi f_{3db}}} (2R_{cs} + 1) \\ &= \frac{A_{dc}}{1 + \frac{s}{2\pi f_{3db}}} (2R_{cs} + 1) \end{aligned} \quad (5)$$

其中, $R_{//} = R_1 // R_b$ 。

PWM级主要由比较器 COMP、高端驱动器 H_driver、低端驱动器 L_driver 以及功率管 MH、ML 组成。当积分器输出 $V_{o,int}$ 低于比较器的阈值电压 V_{REF} 时,比较器的输出 V_{comp} 由低变高,而 V_{PWM} 由高变低,反之亦然,即:

$$V_{\text{PWM}} = \begin{cases} 1, & V_{o,int} > V_{\text{REF}} \\ 0, & V_{o,int} < V_{\text{REF}} \end{cases} \quad (6)$$

PWM级增益可看作常数,由输出方波信号幅度以及 $V_{o,int}$ 斜率决定^[6],这里以 G_{PWM} 表示。

实际应用中,由于电路器件噪声、电源噪声等非理想因素的存在,使得输出 V_{PWM} 存在较大的非线性失真。以 V_N 表示输出 V_{PWM} 的总非线性失真,可以得到:

$$(V_{in} G_1 - V_{\text{PWM}} H_1) G_{\text{int}} G_{\text{PWM}} + V_N = V_{\text{PWM}} \quad (7)$$

根据式(7),系统传输函数 $T_s(V_{\text{PWM}}/V_{in})$ 和噪声整形传输函数 $T_n(V_{\text{PWM}}/V_N)$ 表示如下:

$$T_s = \left. \frac{V_{PWM}}{V_{in}} \right|_{V_N=0} = \frac{G_1 G_{int} G_{PWM}}{1 + H_1 G_{int} G_{PWM}} \quad (8)$$

$$T_n = \left. \frac{V_{PWM}}{V_N} \right|_{V_{in}=0} = \frac{1}{1 + H_1 G_{int} G_{PWM}} \quad (9)$$

环路增益 G_{loop} 为:

$$G_{loop} = H_1 G_{int} G_{PWM} \quad (10)$$

最终输出 V_{PWM} 为:

$$V_{PWM} = T_s V_{in} + T_n V_N$$

$$= \frac{G_1 G_{int} G_{PWM}}{1 + H_1 G_{int} G_{PWM}} V_{in} + \frac{1}{1 + H_1 G_{int} G_{PWM}} V_N \quad (11)$$

非线性总失真为:

$$THD = \frac{\sqrt{\sum_{N=2}^{\infty} (V_N)^2}}{V_{in} G_1 G_{int} G_{PWM}} \quad (12)$$

由式(9)可知,噪声以噪声传递函数 T_n 的比例衰减,即噪声被整形,这也是其被称为 Σ - Δ 调制器的原因^[7]. 利用这种噪声整形电路,THD 得到极大的改善.另外,由式(12)可以看出 G_{int} , G_{PWM} 和 G_1 对 THD 有较大的影响.

3 自振荡技术

传统的电压模或电流模 PWM 调制器中,开环带宽远低于开关频率.而自振荡调制器的开环带宽等于开关频率^[8],所以在开环带宽要求较高的环境中,常采用自振荡调制器.基于图 2 所示的电路架构,可以构建一种自振荡的调制器.这种自振荡的调制器不需要外部产生载波馈入比较器,而是一个特定的增益和相位特性决定的闭环振荡系统^[6],也就是在增益降到零的频率处,相位恰好变化 180° .如图 2 所示,二阶积分器、PWM 级电路和反馈电路共同构成一个相位超前(phase lead)网络,阻止相移在低于期望开关频率处达到 180° ;同时由比较器、高低端驱动器和功率开关共同构成的传输延迟产生一个正比于频率的相移,形成相位滞后(phase lag)网络,促使相移在高于期望开关频率处大于 180° .设计环路使传输延迟和相位超前在期望开关频率处刚好抵消,这样就可实现环路在期望开关频率处自振荡.图 3 给出这种自振荡环路的波特图,phase lead 表示由相位超前网络引起的相位变化,phase lag 表示由相位滞后引起的相位变化,loop phase 表示整个环路的相位变化.在“OSC”点频率处,环路增益降到零,相移刚好达到 180° ,则调制器环路在“OSC”点就会发生自振荡.

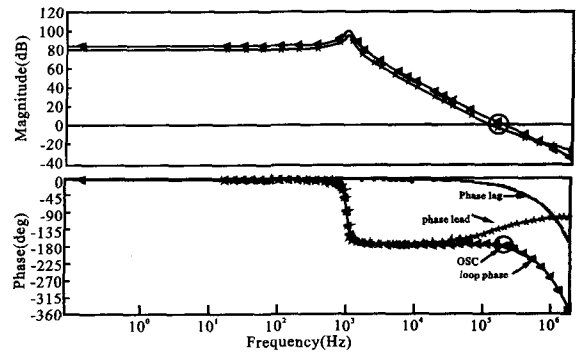


图 3 自振荡环路波特图

4 电路设计技术

因为 PWM 信号变化频率高达几百 kHz,所以调制器中的 OTA 要有足够大的带宽.同时,由于该放大器应用于音频放大,所以电路的低噪声设计极为重要,因为极小的电路噪声都会被传到输出端降低音质.所以,该 OTA 要具有低输入噪声和较好的噪声抑制能力.

图 4 给出 OTA 的具体电路.该 OTA 可以看作两级放大器.第一级为以电阻为负载的全差分放大器,因为在相同阻抗下电阻的噪声较 MOS 管更小,所以利用电阻作为第一级放大器的负载.全差分放大器不但可以抑制共模输入噪声,而且可以消除部分高次谐波.第二级为标准的 OTA 电路结构,而且利用低压共源共栅电流镜改善输出摆幅.因为 MOS 晶体管的 $1/f$ 噪声反比于器件面积^[9],所以差分对的宽长要设计的足够大以降低 $1/f$ 噪声.

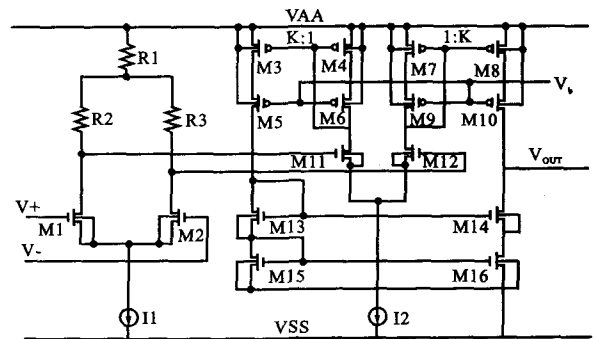


图 4 OTA 电路

因此,此处 MOS 晶体管 M1、M2、M11、M12 的宽长设计为:

$$(W/L)_{1,2} = (1008/2.4)\mu\text{m};$$

$$(W/L)_{11,12} = (576/2.4)\mu\text{m}.$$

第一级直流增益 A_1 为:

$$A_1 = g_{m1}(R_2 // r_{o1}) \quad (13)$$

其中 g_m 、 r_o 分别为 MOS 管的跨导和输出阻抗. 如图 4 所示, 电流镜电流比例为 k , 则

$$k = \frac{(W/L)_3}{(W/L)_4} = \frac{(W/L)_8}{(W/L)_7} \quad (14)$$

第二级直流增益 A_2 为

$$A_2 = k g_{m11} (g_{m10} r_{o10} r_{o8} // g_{m14} r_{o14} r_{o16}) \quad (15)$$

根据式(13)和(15), 该两级 OTA 的总增益 A_{tot} 可表示为:

$$\begin{aligned} A_{tot} &= A_1 A_2 \\ &= g_{m1} (R_2 // r_{o1}) k g_{m11} g_{m10} r_{o10} r_{o8} // g_{m14} r_{o14} r_{o16} \end{aligned} \quad (16)$$

该两级 OTA 的主极点在输出节点. 令输出负载电容为 C_{load} , 那么该主极点可以表示为:

$$\omega_p = \frac{1}{(g_{m10} r_{o10} r_{o8} // g_{m14} r_{o14} r_{o16}) C_{load}} \quad (17)$$

在 2nF 的电容负载条件下, 利用 HSPICE 仿真该 OTA 的频率响应特性. 如图 5 所示, OTA 的单位增益带宽为 8MHz, 低频增益约为 80dB, 在大约 1kHz 处增益开始以 20dB/dec 的速度下降.

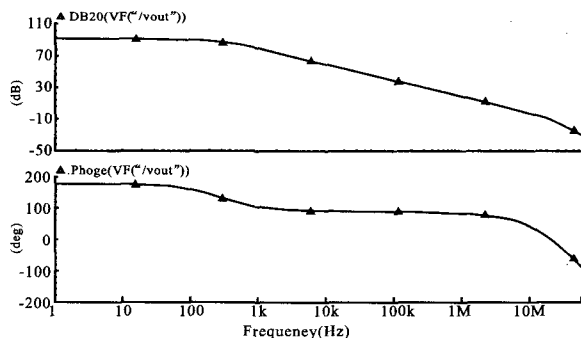


图5 OTA 的频率响应特性

5 设计结果

图 6 为在 4Ω 扬声器负载条件下效率随输出功率变化的曲线. 可以看出, 在输出功率 120W 时, 该音频放大器的效率高达 96%, 实现了高效率的设计目标.

图 7 为在 1kHz 信号频率, 4Ω 扬声器负载条件下, THD 随输出功率变化的曲线. 明显可以看到, 该功放的失真较小, 即使在输出功率达到 100W 的情况下, THD 仍然在 0.01% 以下, 实现了高保真的设计目标.

6 结束语

文中对基于 CT-SDM 技术的 D 类音频放大器进行了系统分析, 推导出其噪声整形特性, 并且结合

自振荡技术设计一款无需额外振荡器而且占用较小芯片面积的 D 类音频放大器. 在 120W 输出功率时, 效率高达 96%; 在 60W 输出功率下, THD+N 可低至 0.005%. 结果表明, 该设计既保持了 D 类放大器的高效率优点, 同时不降低音质, 实现了高效率、高保真音频放大器的设计.

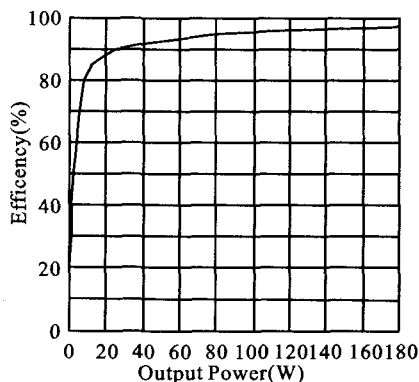


图6 效率和输出功率的变化曲线

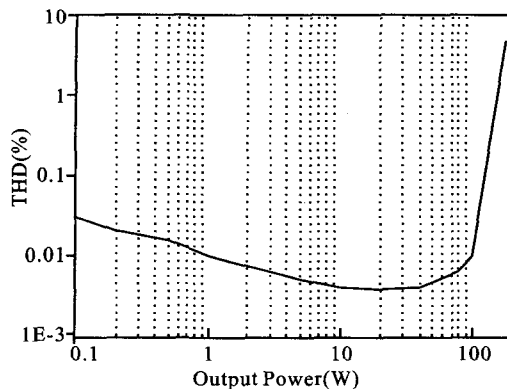


图7 THD 和输出功率的变化曲线

参考文献:

- [1] Douglas Self MA, Msc. Audio power amplifier design handbook[M]. Newnes, 2006:326-327.
- [2] Bloechl M, Bataineh M, Harrell D. Class D switching power amplifiers: theory, design, and performance[C]// SoutheastCon, 2004. Florida: IEEE, 2004:123-146.
- [3] Yuanyuan Zhang, Yanfeng Jiang. Noise shaping sigma delta modulation techniques and models simulation[C]// Solid-State and Integrated Circuit Technology, ICSICT '06. 8th International Conference. Beijing, 2006.
- [4] Cherry J A, Snelgrove W M. Excess loop delay in continuous-time delta-sigma modulators[J]. Circuits and Systems II: Analog and Digital Signal Processing, IEEE, 1999:376-389.

(下转第 162 页)

所以在并行计算中,把握计算粒度的粗细非常重要.任何一个程序,都有许多潜在的并行点,根据这些并行点可以划分不同粗细的计算粒度,只有选择合适的并行粒度才能获得最佳的并行效果.

5 结束语

文中针对 Fisher 网络算法求解非参数检验精确 p 值速度较慢的问题,基于 MPI,设计和实现并行算法,从各种计算粒度中选取了合适的粒度,在并行机上运用 2 到 8 个 CPU 进行数值实验和效率分析,结果表明随着 CPU 的增多,整体的计算时间在不断减少,加速效果非常明显,说明并行化取得了良好的效果.随着小型并行计算平台的使用越来越广泛,在小型工作站基础之上的并行编程必将发挥越来越重要的作用.研究如何利用并行优化技术提升类似于 Fisher 网络算法问题的计算性能具有重要意义.

参考文献:

- [1] 宋昕,蔡泳,徐刚,等.非参数检验方法概述[J].上海口腔医学,2004,13(6):561-563.
- [2] 朱赛楠,马林茂.应用 SAS 软件进行精确非参数检验[J].数理医药学杂志,2003,16(6):41-43.
- [3] SAS Institute Inc., SAS/STAT user's guide[M]. Gary,

NC: SAS Institute Inc., 1999:2532.

- [4] Mehta and Patel. A network algorithm for performing Fisher's exact test in $r \times c$ contingency tables[J]. J. AM. STAT. ASSOC., 1983(78):427-434.
- [5] Mehta, Patel. Algorithm 643 fexact: a fortran subroutine for fisher's exact test on unordered $r \times c$ contingency tables[J]. ACM Transactions on Mathematical Software, 1986, 12(2): 154-161.
- [6] Alan A. A survey of exact inference for contingency tables[J]. Statistical Science, 1992, 7(1):131-177.
- [7] 陈国良.并行计算——结构·算法·编程[M].北京:高等教育出版社,2001.
- [8] 刘玮.一种 SMP 机群下程序并行优化模式的设计与应用[J].微电子学与计算机,2005,22(11):110.
- [9] 赵永华,迟学斌.基于 SMP 机群的 MPI+OpenMP 混合编程模型及有效实现[J].微电子学与计算机, 2005, 22(10):7.

作者简介:

刘 晨 男,(1983-),硕士研究生.研究方向为并行计算、计算金融.

胡永宏 男,(1966-),博士,副教授.研究方向为金融时间序列分析和综合评价方法.

迟学斌 男,(1963-),研究员,博士生导师.研究方向为高性能计算、并行处理.

(上接第 157 页)

- [5] Ge T, Chang J S, Shu W, et al. Modeling an analysis of PSRR in PWM class D amplifiers[C]// ISCAS '06. Kos, Greece, 2006:1386-1389.
- [6] Bruno Putzeys. Simple selfoscillating class D amplifier with full output filter control[C]// 118th AES Convention. Spain: Barcelona, 2005.
- [7] Steven R Norsworthy, Richard Schreier, Gabor C Temes. Delta-sigma data converters: theory, design, and simulation [M]. New York: IEEE Press, 1996:21-38.
- [8] Poulsen S, Andersen M A E. Self oscillating PWM modulators,

a topological comparison[C]// Power Modulator Symposium, 2004 and 2004 High-Voltage Workshop. Conference Record of the Twenty-Sixth International. Denmark, Lyngby, 2004:403-407.

- [9] Behzad Razavi. Design of analog CMOS integrated circuits[M]. Boston, MA: McGraw-Hill, 2001:209-218.

作者简介:

孙煜晴 女,(1981-),硕士研究生,助理讲师.研究方向为数模混合专用集成电路设计.